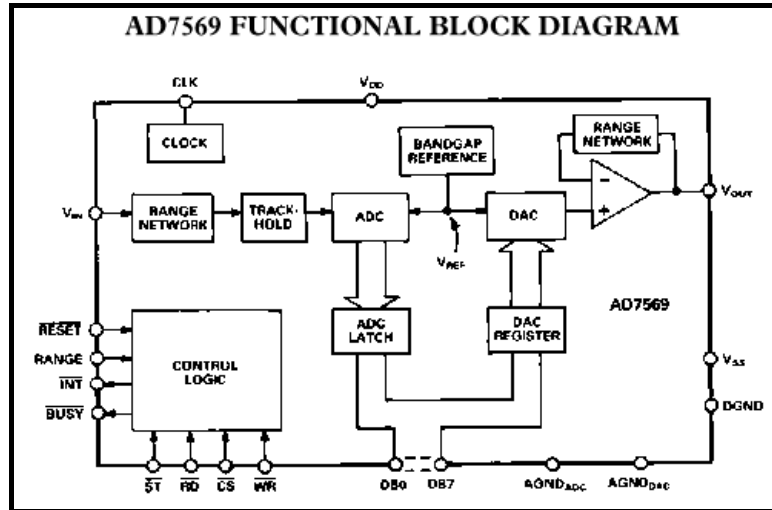


## מיני פרויקט VHDL

### מרצה ד"ר אלי פלקסר

### תכנון ChipSet פשוט

יש ברשותכם רכיב Analog I/O מסוג AD7569<sup>1</sup> של Analog Devices. רכיב זה מספק ערוץ אחד של כניסה ויציאה אנלוגיים, ברכיב אחד, בהפרדה של 8 ביט, כמתואר למטה.



רכיב זה מחובר ליציאה של מיקרו בעל פס נתונים של 8 ביט ופס בקרה בעל 4 ביט. צריך לתכנן מתאם (Chipset) בין שני האלמנטים שהוזכרו כך שיהיה אפשר לתקשר בין הרכיב למיקרו ע"י פקודות I/O. נניח שמהירות הפס של המיקרו היא 1MHz וקצב השעון המסופק למתאם הוא 10MHz, כך שהמתאם יכול להגיב הרבה יותר מהר מהמיקרו.

- 1) תכנן מתאם שיאפשר כתיבה בלבד לרכיב אחד בלבד.
- 2) הרחב את המתאם שיאפשר כתיבה ל 4 רכיבים.
- 3) הרחב את המתאם לכתיבה וקריאה מ 4 רכיבים.

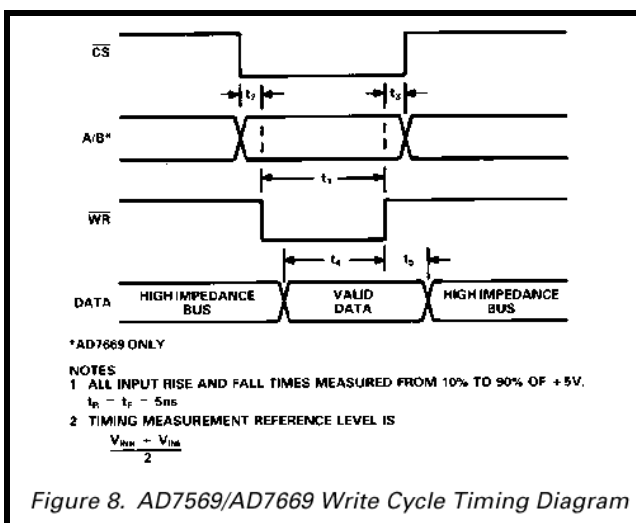


Figure 8. AD7569/AD7569 Write Cycle Timing Diagram

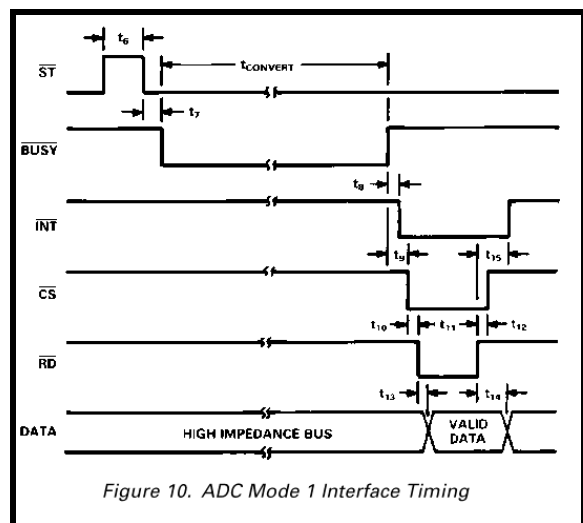


Figure 10. ADC Mode 1 Interface Timing

<sup>1</sup> [http://www.analog.com/productSelection/pdf/1315\\_b.pdf](http://www.analog.com/productSelection/pdf/1315_b.pdf)